

El Microprocesador 6502 corresponde a la serie 6500, que forma una familia de microprocesadores compuesta por diez modelos diferentes, fabricados en tecnología NMOS y procesan palabras de 8 bits.

El 6502, junto con el 6512, dispone de 40 patillas, mientras que los demás miembros cuentan con 28.

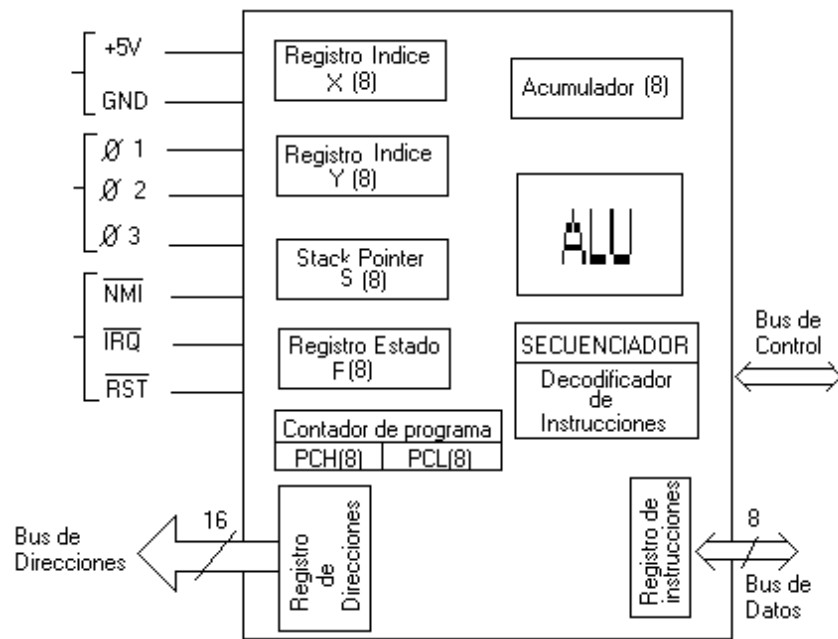
Desde 1983 se encuentra disponible una versión del 6502 en tecnología CMOS, con un consumo más reducido y un juego de instrucciones más amplio.

La familia de microprocesadores fue desarrollada en 1975 por un grupo de ingenieros que formaron una nueva compañía llamada Mos Technology. Actualmente esta familia es fabricada Rockwell International y Sinertek, constituyendo éste microprocesador de 8 bits el alma de muchos ordenadores personales (Apple, Commodore, Atari...).

Las características más notables son:

- Alimentación única de +5 voltios.
- Procesamiento paralelo de palabras o datos de 8 bits.
- Juego de 56 instrucciones.
- 13 modos de direccionamiento para las instrucciones.
- Aritmética binaria y decimal.
- Stack Pointer* programable de 8 bits.
- Interrupciones mascarables y no mascarables.
- Generador interno de señales de reloj.
- Capacidad de direccionamiento de memoria de hasta 64K.
- Frecuencia de trabajo de 1 y 2 Mhz; Ciclo de máquina de 1 μ s o 500 ns.
- La instrucción más rápida es de dos ciclos de máquina y la más lenta es de siete.
- Pueden usarse con cualquier tipo y velocidad de memoria.
- La estabilización del reloj interno puede efectuarse mediante cristal o por una sencilla red R-C.

La arquitectura interna del 6502 es la siguiente:



Decodificador de instrucciones y secuenciador.

El decodificador recibe el código de 8 bits de la instrucción en curso desde el registro de instrucciones y lo decodifica. El secuenciador genera una serie de señales de control encaminadas a la ejecución de la instrucción.

Acumulador

Es un registro de 8 bits, es el registro principal de trabajo, proporciona a la ALU uno de los operandos y almacena el resultado de la operación.

ALU (Arithmetic And Logic Unit)

Es el elemento principal de un microprocesador, es un conjunto de circuitos combinacionales en los que la información disponible a la salida es función de la entrada o de la combinación de las entradas.

Posee dos entradas (E1 y E2) y una salida S.

Es el circuito que combina los datos según un determinado programa. Como su nombre indica, efectúa tanto operaciones aritméticas como operaciones lógicas.

Las operaciones que realiza son:

- La suma.
- La sustracción.
- El desplazamiento hacia la derecha.
- El desplazamiento hacia la izquierda.
- La comparación.

-La incrementación y la decrementación.

Y las siguientes operaciones lógicas:

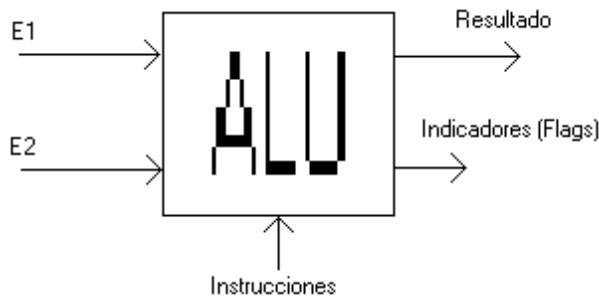
-La AND lógica.

-La OR exclusiva.

-La OR lógica.

La operación de la multiplicación se realiza mediante desplazamientos hacia la derecha y sumas, la división se realiza mediante desplazamiento a izquierda y restas.

La ALU posee otra salida para activar los Flags del registro de estados.



Las entradas proceden de registros temporales, el resultado es almacenado en un registro temporal, los indicadores se almacenan en el registro de estados.

Contador de programa

El contador ordinal o contador de pasos de programa, es un elemento que una vez proporcionada la primera instrucción, basta que sea incrementado en una unidad para que proporcione la dirección de la segunda instrucción.

Es un contador creciente o acumulativo formado por tantos Flip-Flops como bits contenga la palabra de direccionamiento.

Está sincronizado con una base de tiempo y avanza en uno cada vez que una instrucción acaba de ejecutarse.

Es suficiente conectar el contador a las líneas de dirección de la memoria para que se seleccione sucesivamente cada casilla de memoria.

Registros índices X e Y

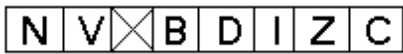
Sirven para llevar a cabo un modo de direccionado, denominado indexado con el que la ocaización del operando de una instrucción se busca en la memoria añadiendo el contenido de estos registros a la dirección especificada en la instrucción .

Son de 8 bits cada uno.

Registro de estados

Se trata de un registro de 8 bits, 7 de los cuales son significativos y sirven para señalar una situación provocada en la ejecución de la instrucción que se acaba de realizar.

La estructura es la siguiente:



Los bits del registro de estados, según el nivel lógico al que se encuentren, significan lo siguiente:

N- Señalización o flag de signo: cuando se utiliza una aritmética con signo, este viene indicado por el 8º bit. El bit N representa el signo del resultado de la operación realizada

(1=negativo; 0=positivo). Su interpretación tiene mucha importancia para el tratamiento de los resultados.

V- Señalización o flag de sobrepasamiento (overflow): cuando se utiliza el 8º bit como signo, conviene saber si se produce acarreo en el 7º (el de más peso), porque esta situación afecta a aquel y puede originar resultados erróneos.

B- Señalización o flag de Break: esta bandera se pone a 1 cuando la interrupción mascarable admitida por la CPU ha sido provocada por software, mediante la instrucción

BRK. si la interrupción ha sido provocada por hardware (activando desde el exterior la línea IRQ), el bit B presenta un nivel 0.

D- Señalización o flag para el tratamiento aritmético: puesto a 1 la ALU realiza las operaciones en decimal o BCD, puesto a 0 realiza las operaciones en binario o hexadecimal.

I- Señalización o flag de enmascaramiento de interrupciones: La petición de interrupción IRQ solo se admite y se ejecuta cuando el flag I está a 0, poner el flag I a 1 supone la no aceptación de la petición de interrupción IRQ.

Z- Señalización o flag de cero: Se pone en 1 cuando el resultado de la operación anterior ha sido cero.

C- Señalización o flag de acarreo: si no se emplea el bit de signo, C pasa a 1 cuando hay un acarreo en el 8º bit, es decir, cuando el valor de la operación en curso sobrepasa el valor FF en binario o 99 en decimal.

Stack pointer

Se trata de un contador programable que direcciona la página 1 de la memoria como si se tratase de una pila LIFO (último en entrar, primero en salir).

Para simplificar la localización de las posiciones de memoria, se la estructura como un libro, en forma de páginas, cada una de las cuales consta de varias líneas o posiciones. Así, una memoria de 64K posiciones, se puede dividir en 256 páginas de 256 líneas cada una.

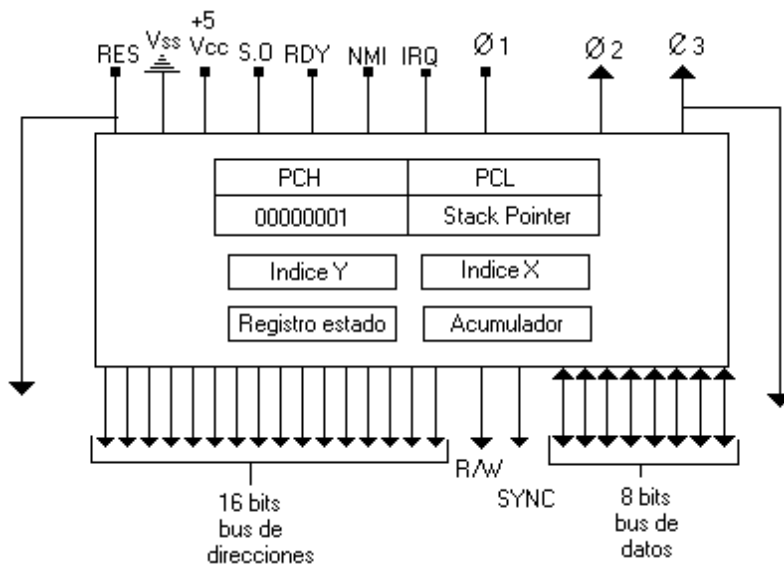
De los 16 bits del bus de direcciones los 8 de más peso apuntan a la página y los 8 de menor peso a la posición..

Los 8 bits del stack direccionan las 256 posiciones de la página 1, desde la

25610 = 010016 hasta la 51110 = 01FF16.

a misión del Stack es salvar en su zona de memoria propia, los contenidos de los registros importantes de a CPU, para poderlos recuperar cuando sea preciso. Casos típicos de la utilización de Stack son los saltos a subrutinas o interrupciones, en los que la salida del programa principal exige el almacenamiento de la situación de partida, para regresar de nuevo a ella cuando finalicen aquellas.

Diagrama de conexionado:



El 6502 tiene 40 patillas de las cuales:

- 16 son del bus de direcciones
- 8 del bus de datos
- 3 de las interrupciones(NMI, IRQ y RES)
- 3 de las señales de reloj
- 3 de la alimentación(+5v y dos tierras)
- 1 de S.O.(Activación flag V)
- 1 de Ready(RDY)
- 1 de R/W
- 1 de Sincronismo(SYNC)
- 3 no conectadas

Bus de direcciones

Comprende las 16 líneas del bus de direcciones, de carácter unidireccional. Estas líneas funcionan con niveles TTL y, a la frecuencia de 1 Mhz, la dirección es válida durante 300ns de la fase 1 del reloj. En estos terminales siempre hay una dirección válida.

Bus de datos

Consta de 8 líneas bidireccionales, por las que se transfieren los datos y las instrucciones, en sus salidas hay buffers amplificadores triestados capaces de soportar una carga estándar TTL y 130pF. Los buffers permanecen en estado flotante, a excepción del tiempo en que se transmiten datos. A la frecuencia de 1 Mhz, los datos permanecen estables en el bus 100ns antes de finalizar la fase 2 del reloj.

Señales de reloj

El 6502 dispone internamente de un generador de señales de reloj y sincronismo. Para la estabilización correcta de su frecuencia requiere una señal del exterior. Dicha señal estabilizadora puede generarse mediante un cristal si se necesita un control muy estricto de los tiempos, o bien con una red R-C en sistemas más sencillos. Requiere una señal exterior de una frecuencia de 1Mhz. Las señales 1 y 2 determinan los tiempos de activación de los buses en los ciclos de lectura y escritura.

Lineas de interrupción

Dispone de 3 líneas por las que, desde el exterior, es posible provocar diferentes tipos de interrupciones, siendo activas a nivel bajo (IRQ, NMI y RES).

La entrada RES (Reset), se utiliza para inicializar el microprocesador, saltando la ejecución del programa a una rutina cuya dirección de comienzo se encuentra situada en las posiciones de memoria \$FFFC y \$FFFD, obteniendo respectivamente el Byte bajo y el alto.

La NMI, interrupción no enmascarable, permite interrumpir al microprocesador independientemente del estado del bit I del registro de estado. Provoca el salto de la ejecución de programa a la dirección contenida en las posiciones \$FFFA y \$FFFB, salvando antes el contador de programa y la palabra en el Stack.

La IRQ, petición de interrupción, funciona como la NMI pero dependiendo del estado del bit I del registro de estados para poder ser aceptada. El vector de interrupción es \$FFFE y \$FFFF.

Línea S.O.

Esta línea de nivel TTL sirve para la activación del flag de sobrepasamiento desde el exterior

Línea RDY (Ready)

Sirve para adaptar a la CPU a la menor velocidad de las memorias, y al acceso directo a memoria (DMA). Detiene a la CPU en todos los ciclos, excepto en los de escritura, y deja en estado flotante a los buses de dirección y datos.

Línea de lectura/escritura (R/W)

Sólo pasa a nivel bajo cuando se realiza una escritura de datos, ya sea en la memoria o en los periféricos exteriores, si no, está a nivel alto para leer datos.

Línea de sincronismo (SYNC)

Es una línea de salida de la CPU que identifica, en el exterior, los ciclos en que se realiza la búsqueda de un código de operación (OP). Pasa a nivel alto durante la fase 1 de la búsqueda del código de operación de una instrucción.

Modos de direccionamiento

- Direccionamiento implícito: emplea un sólo byte para referirse a uno de los registros de uso interno del 6502.
- Direccionamiento inmediato: utiliza dos byte, el primero para el código de operación y el segundo para el dato.
- Direccionamiento absoluto: utiliza tres bytes, el primero contiene el código de operación, y los dos restantes la dirección de memoria dónde se encuentra el dato.
- Direccionamiento indirecto: se trata generalmente de un salto incondicional a una dirección determinada y el dato buscado corresponde con otra dirección, se utiliza bastante con subrutinas.
- Direccionamiento absoluto indexado: el operando incluido en la instrucción constituye la dirección base, a esta dirección hay que sumar el contenido del registro índice X o Y, según se indique en la instrucción, la suma constituye la dirección real del dato que vamos a utilizar.
- Direccionamiento página cero indexado: idéntico al anterior pero suponiendo que la dirección base pertenece a página cero.
- Direccionamiento Pre-indexado: opera únicamente sobre el registro X, consta de dos bytes, uno corresponde al código de operación y el otro a la dirección base situada en página cero. Esta dirección se suma al contenido del registro X constituye la dirección intermedia dónde se encuentra un dato, el resto se encuentra en la dirección siguiente.
- Direccionamiento post-indexado: opera únicamente sobre el registro Y, consta de dos bytes, la dirección base corresponde a página cero, donde el dato comprendido en esta posición de memoria constituye el byte bajo, que junto con el byte alto, contenido en la siguiente posición de memoria, forman una dirección intermedia a la que hay que añadir el contenido del registro Y para obtener la dirección real donde se encuentra el dato que necesitamos.
- Direccionamiento relativo: es utilizado únicamente en las instrucciones de salto condicional, el operando de un sólo byte contiene el valor del desplazamiento expresado en complemento a 2. La dirección real se calcula sumando el desplazamiento al contador de programa una vez actualizado. Sólo se pueden dar 127 pasos adelante y 128 pasos atrás.
- Direccionamiento en el acumulador: corresponde a modo implícito que utiliza un sólo byte, para las funciones del acumulador.
- Direccionamiento indirecto absoluto indexado: sólo afecta a la instrucción de salto incondicional, el contenido de los bytes segundo y tercero se suma al registro X, el resultado de 16 bits es la dirección de memoria que contiene la dirección efectiva.
- Direccionamiento indirecto: aparece sólo en las versiones de CMOS para instrucciones distintas de JMP y se ha descrito junto con el indirecto.

MICROPROCESADORES