

## ARQUITECTURA COMPUTACIONAL

Acerca de arquitectura de computadores

Una característica fundamental de una maquina digital, es que esta necesita una excitación para ejecutar una serie de pasos predeterminados, tiene una función especifica.

En un computador, la respuesta se puede programar, esto es, explora algunas instrucciones y datos (programa) y de acuerdo a esto (ejecuta). Su función es flexible y depende del programa almacenado en memoria.

De la diversidad de computadores que existe se distinguen algunos bloques funcionales típicos.

Se estudiaran algunos de estos bloques para entender como se construye una estructura flexible como una computadora.

Estructura funcional

En la figura se muestra una estructura típica de un computador clásico del tipo V. Neumann. El concepto de computador de programa almacenado se establece con el proyecto EDVAC (Electronic Discrete Variable Automatic Computer), 1945 (John Von Neumann, J. Presper Ecker, John Mauchly

El avance tecnológico, particularmente el desarrollo de tecnología de compuertas con control de impedancia, 3er. estado, ha modificado la estructura centralizada por un esquema mas distribuido.

Es importante resaltar que en todas estas representaciones se puede constatar que todos los computadores tienen la misma forma de operar. Una diferencia es la incorporación de buses en las arquitecturas actuales, lo que ha permitido el desarrollo de cada unidad funcional por separado.

Algunos de los elementos funcionales:

Unidades de entrada y salida

Unidad de memoria

Unidad aritmética lógica

Unidad de control

Buses: dirección, dato, control, I/O

Estos elementos se articulan de acuerdo a las características de los procesadores. Se presenta un diagrama de bloques de una estructura genérica de un procesador en que aparecen representados los distintos elementos que lo constituyen. Esta dividido en una sección de datos y una de control. La estructura de los buses se considera que es de tipo multiplexado entre memoria e I/O.

La sección de datos: registros de dirección, contador de programa, ALU, registros varios.

La sección de control provee decodificación de instrucción e información de tiempo (sincronismo) al resto de los elementos del procesador. Mantencion de información de estatus del interior y fuera del chip.

El procesador manipula, fundamentalmente, tres tipos de datos:

**Instrucciones:** secuencias de bit que son decodificadas por el procesador. Están almacenadas en la memoria RAM o ROM y son extraídas en forma secuencial y llevadas al registro de instrucción del procesador, de acuerdo al flujo del programa.

**Direcciones:** o en dispositivos I/O en que se almacenan elementos de información.

ubicaciones en memoria

**Datos o operandos:** información que será operada por el procesador y que puede tener una representación numérica, lógica o alfanumérica (string).

### **Unidad aritmetica logica**

Es en donde se realizan las operaciones aritmeticas y logicas, para ello se apoya usando el registro acumulador, los registros generales y tambien un registro flag.

Los registros flag sirven para indicar el estado del procesador despues de realizar una operacion de calculo. Los registros son flip flop que registran las características del resultado arrojado por una instruccion.

Dependiendo de los fabricantes los flags pueden ser muy diversos pero hay algunos que en general se encuentran en casi todos los procesadores:

- Flag de signo: indica si el resultado de la ultima operacion fue positiva o negativa.
- Flag de cero: indica si el resultado de la ultima operacion fue cero o distinto de cero.
- Flag de overflow: indica si el resultado fue mayor que la capacidad de representacion del acumulador
- Flag de underflow: cuando el resultado es menor a la minima capacidad de representacion del acumulador.
- Etc.

### **Operaciones aritmeticas y logicas**

Las operaciones aritmeticas y logicas se realizan siempre sobre algun registro y tienen como pivote el registro acumulador:

- Sobre el acumulador, solamente
- Entre el acumulador y algun registro
- Entre el acumulador y una direccion de memoria
- Entre el acumulador y un dato inmediato.

El resultado de las operaciones es almacenado en el acumulador.

Algunas operaciones aritmeticas logicas tipicas:

- Sumas
- Restas
- Complementacion

- Desplazamiento a la izquierda (multiplicado por 2)
- Desplazamiento a la derecha (dividido por 2)
- Incrementar o decrementar en 1 el acumulador
- OR, AND, OR-EX, etc, entre un par de registros.

Las operaciones de multiplicación y división no son efectuadas por la ALU y se implementan en software que comanda a la ALU o hardware, especial, que realiza estas funciones.

Registros de trabajo

Se usan para almacenar datos empleados en la ejecución de las instrucciones, es muy importante su velocidad de respuesta.

### **Unidad de control**

Realiza funciones organizativas a partir de un mecanismo de relojería con el cual se sincroniza y secuencian los tiempos y los momentos en que los distintos elementos, que constituyen la estructura del procesador, deban participar en la ejecución de una instrucción.

Un ciclo de reloj es la unidad de tiempo para la ejecución de las operaciones dentro del procesador. Las operaciones se realizan dentro del ciclo de reloj o en múltiplos, enteros, de ciclos de reloj.

Cada ciclo de reloj está dividido en diferentes tiempos, o fases, los cuales indican el momento en que se efectúan las microoperaciones, dentro de cada ciclo.

Una microoperación corresponde a acciones como: desplazamiento de un registro, transferencia de un registro a un bus, complementar un registro, etc.

La unidad de control comanda el registro que contiene la dirección de la instrucción que se está ejecutando o de la próxima instrucción a ejecutar, esto depende del estado de avance en el tiempo de ejecución de la instrucción.

El registro de dirección de instrucción y la memoria stack están relacionados ya que esta contiene las direcciones de retorno de las rutinas del programa.

El registro de direcciones requiere de un procesamiento aritmético de direcciones de acuerdo al largo, en bytes, de la instrucción en ejecución.

La unidad de control dispone del registro de instrucción que almacena la instrucción que se está efectuando, es decir una vez finalizado el fetch.

La instrucción está compuesta de dos partes:

- El código de operación llamado opcode, con el cual se alimenta al decodificador de instrucción
- Una dirección que se puede almacenar en algún registro de direcciones

La unidad de control contiene toda la circuitería necesaria para efectuar las microoperaciones ordenadas de acuerdo a la naturaleza de la instrucción a ejecutar.

### **Unidad de memoria**

Corresponde a un conjunto de registros direccionables a través del bus de direcciones.

Cada registro de memoria esta constituido por un determinado numero de unidades basicas, bit, que constituyen la celda de memoria. El tamaño de la celda es constante para un procesador determinado.

Los tamaños tipicos son 4, 8, 16, 32 y mas bits por celda.

La memoria tiene dos usos principales:

- Almacenar programas
- Almacenar datos o resultados.

El almacenamiento de programas esta asociado a la naturaleza de los mismos. Si son de uso permanente se almacenan en memoria ROM (read only memory), caso de los programas BIOS (basic input output system).

Si son de uso esporadico y afectos a cambios se almacenan RAM (random access memory) caso de los programas de aplicacion.

Las memorias del tipo ROM corresponden a tecnologia de memorias, electronicas, de estado solida no volatil, esto significa que no requieren de energia para mantener los valores que almacenan.

Las memorias RAM necesitan energia para mantener la informacion almacenada, se reconocen dos grandes familias:

- Las SRAM o ram estaticas, rapidas, caras, de alto consumo utiles como memorias cache L2
- Las DRAM o ram dinamicas, lentas, baratas, de bajo consumo se usan como memoria principal

Operacion de la memoria

La forma de trabajo de un ciclo de memoria con el envio de una direccion por el BUS de DIRECCION, AB (address bus), dicha direccion se almacena en un registro de direcciones de memoria, MAR (memory address register)

La operacion de memoria puede ser de lectura o escritura.

Lectura: el contenido de la celda direccionada por el MAR se transfiere a un registro de datos de memoria MDR (memory data register) el que transfiere su contenido al bus de datos DB (data bus), de alli al registro del procesador que corresponda.

Escritura: una vez seleccionado el MAR , se transfiere el contenido del DB al MDR, desde donde se lleva a la celda seleccionada, completando el proceso de escritura.

Papel del bus de control: a traves de este bus, la unidad de control activa el MAR el MDR y los demas registros involucrados en los procesos de lectura–escritura. Sincroniza el momento en que se activan AB y DB, esto corresponde a un conjunto de microoperaciones necesarias para producir una lectura o escritura en memoria.

## **Unidad entrada y salida**

Dado que la CPU trabaja a velocidades mucho mayor que los equipos perifericos (nsg. v/s msg) se requiere una unidad que se encargue de organizar cual de los perifericos conectados sera habilitado para intercambiar informacion con el procesador.

La unidad de entrada/salida puede ser un multiplexor/demultiplexor, a traves del selector de puertas se

direcciona cual de los equipos debe conectarse, la señal de control establece la modalidad de comunicacion I/O, la informacion se transfiere al I/O data desde donde se traslada al DB.

Existen diversas modalidades de organizacion para transferir informacion:

- Tiempo: sincronico o asincronico
- Datos: secuenciales, paralelos
- Coneccion directa al DB, se elimina el I/O data
- Coneccion directa a memoria, DMA (Data Memory Access), permite coneccion entre procesadores y entre unidades controladoras rapidas, interfases de discos, etc.

### Diagramas de bloques de procesadores:

- Intel 8080
- Intel 8086
- Intel 80486
- Intel pentium
  
- Hewett Packart PA
- SUN Spark
- Digital Apha

Procesador Intel 8080, bus de datos 8 bits, bus de direcciones 16 bits

Procesador Intel 486

Intel pentium

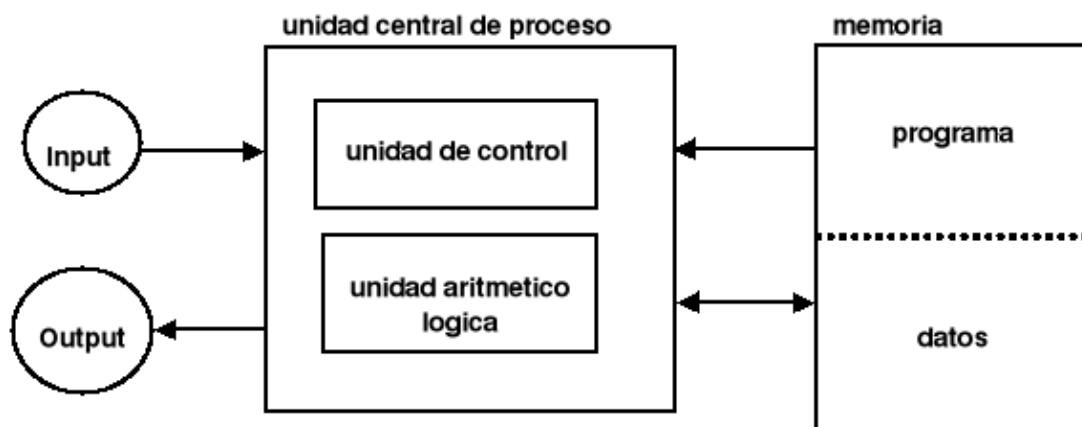
Esquema del procesador Hewlett Packard, precision Architecture, SFU (special funtions units), TLB (translation lookaside buffer).

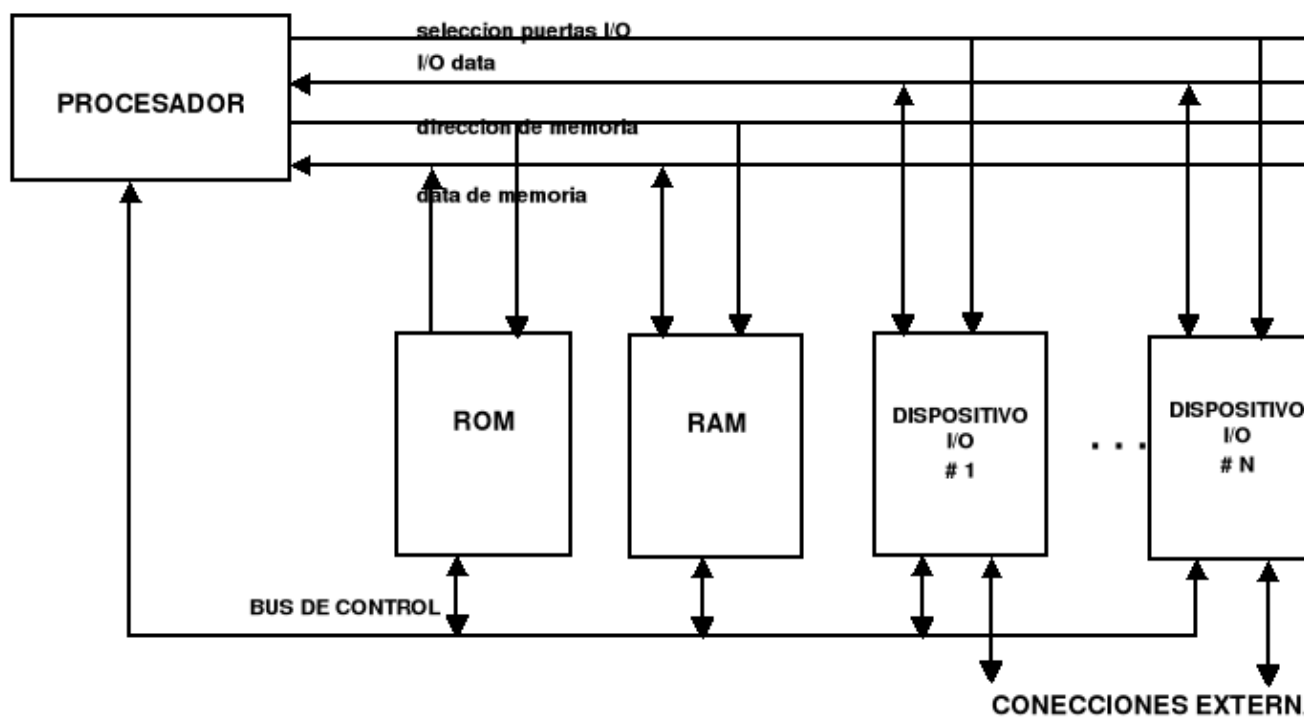
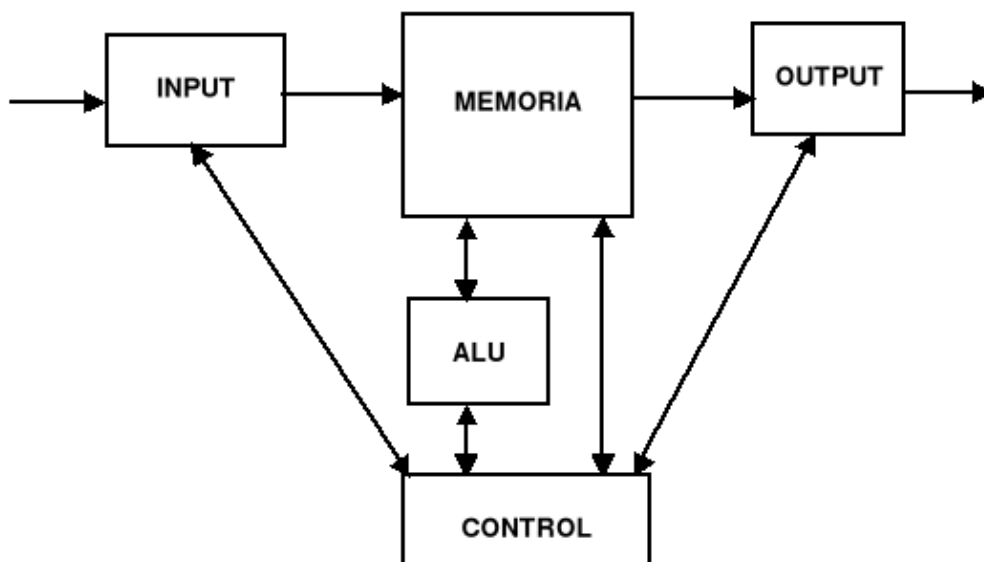
Diagrama de Ultra SPARC –I

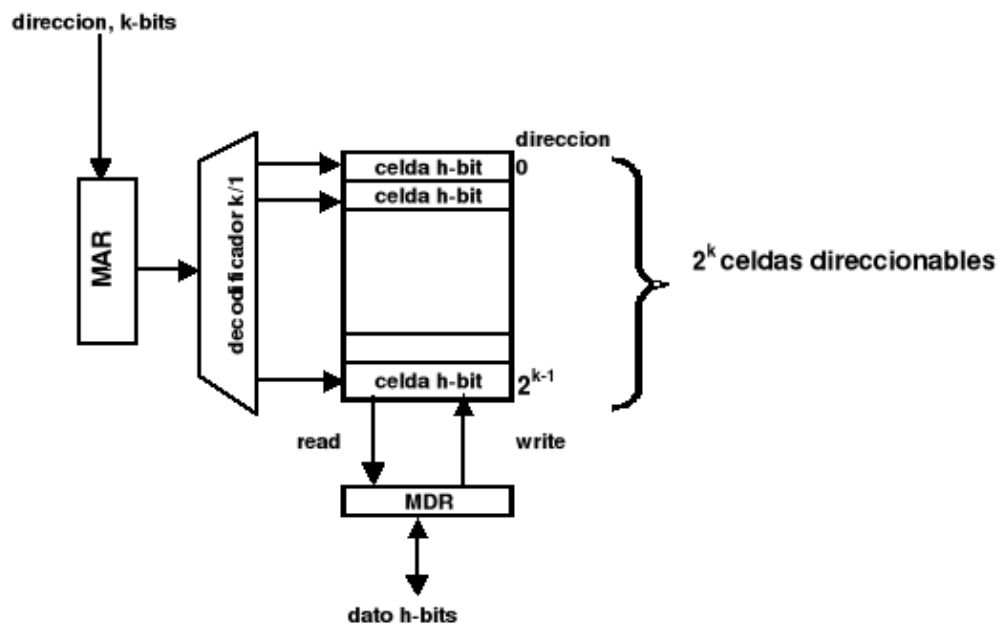
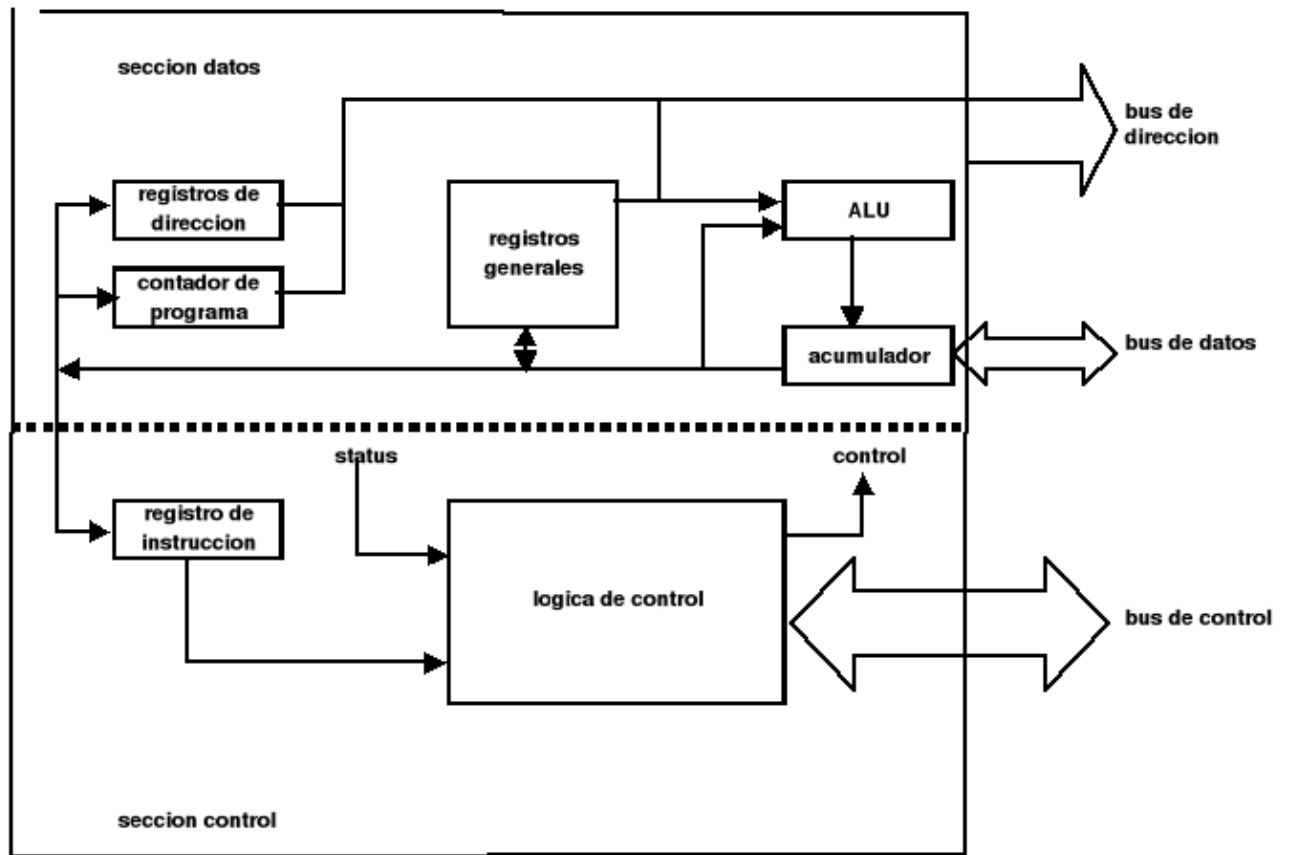
Procesador Alpha de Digtl Equipment Corp.

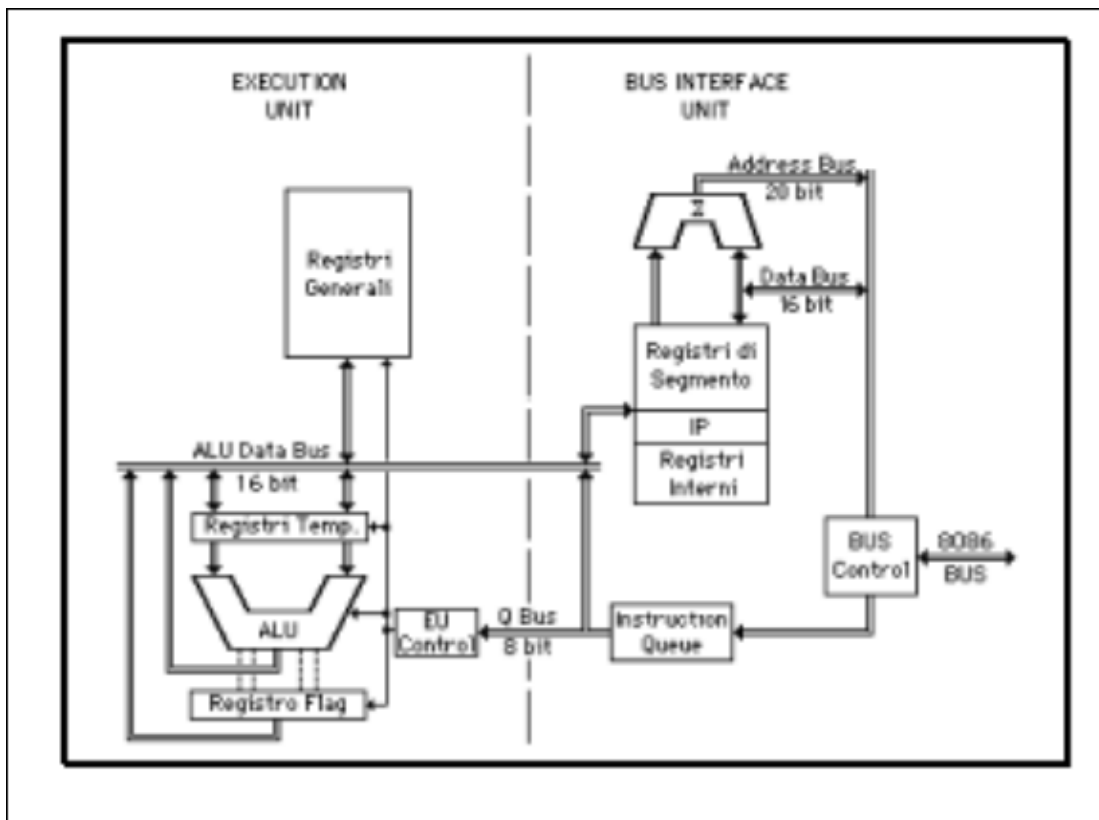
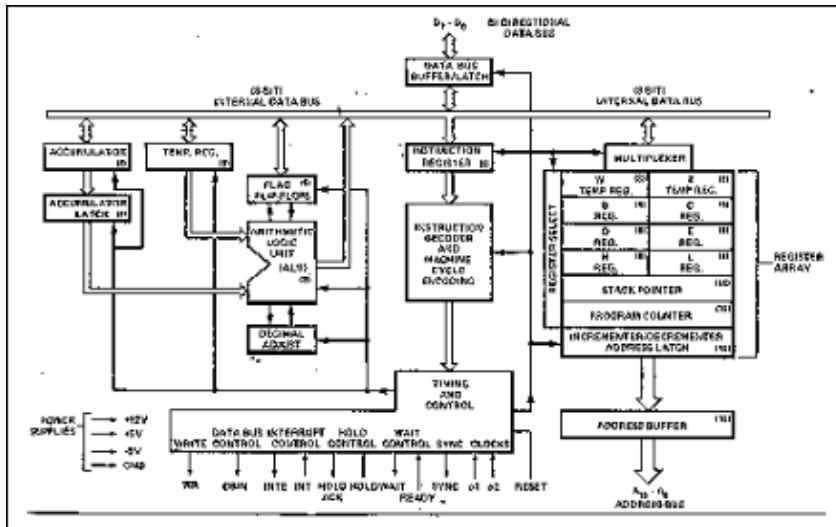
3

1









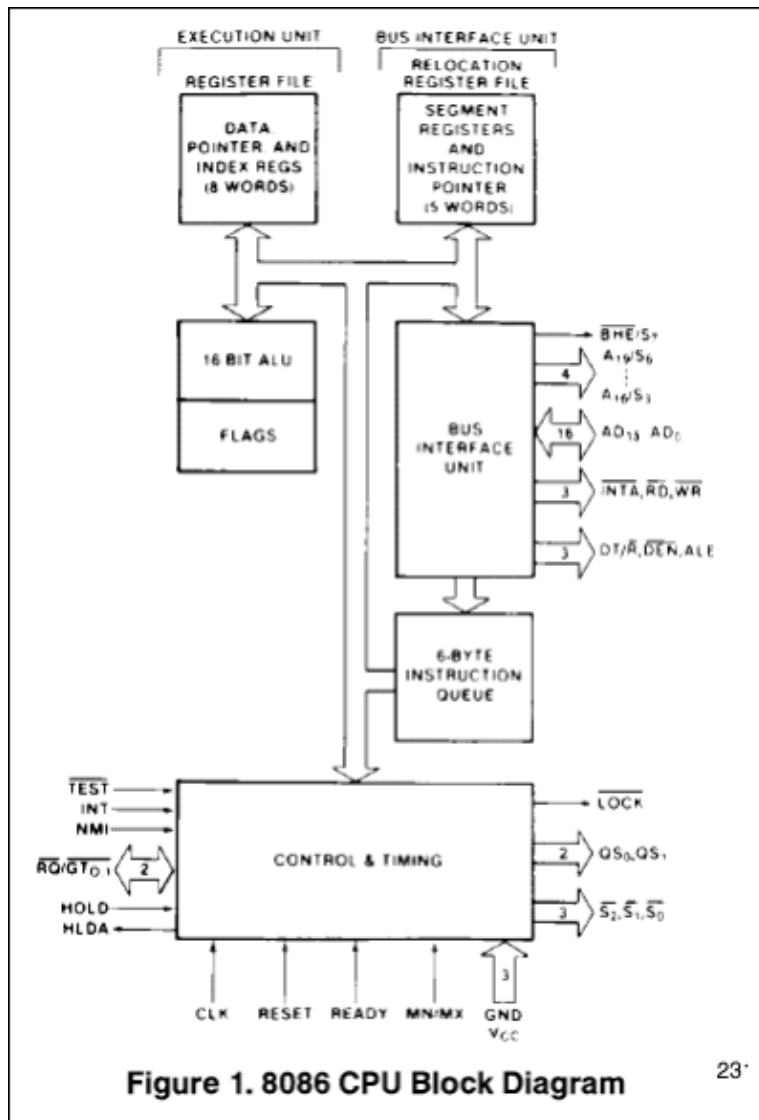
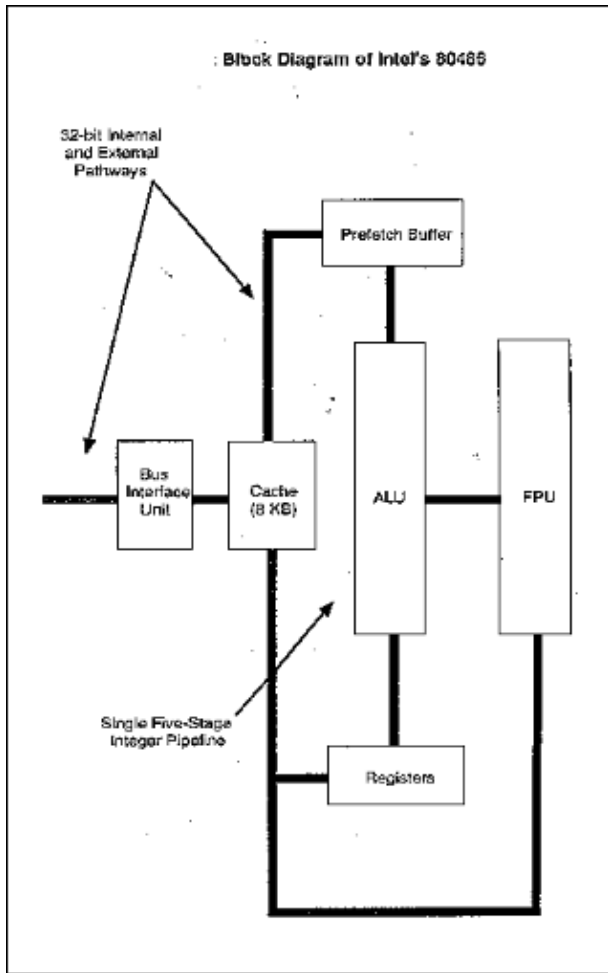


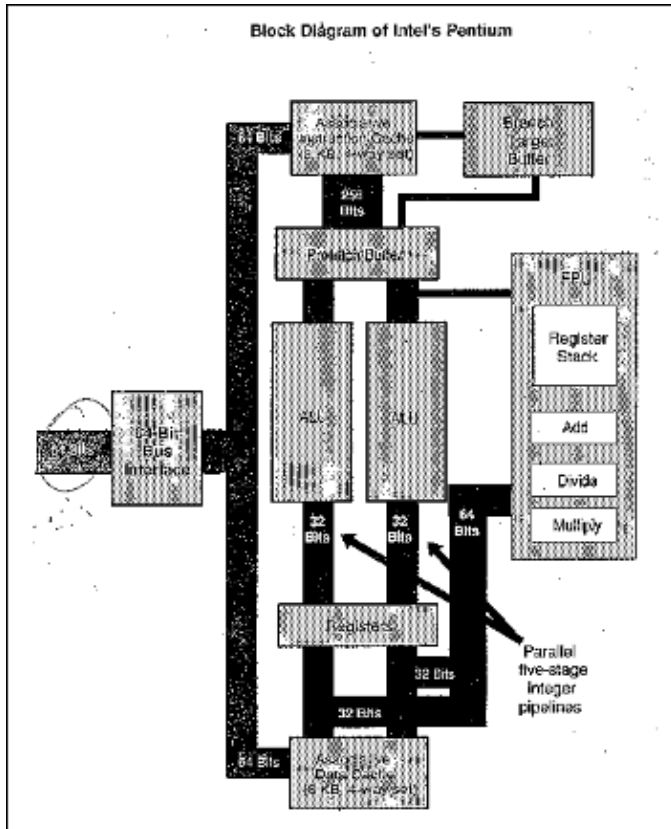
Figure 1. 8086 CPU Block Diagram

23

Block Diagram of Intel's 80486



Block Diagram of Intel's Pentium



shows a typical processor module with cache, TLB, one coprocessor and one SFU.

